

تمرین شماره ۲ طراحی سیستمهای دیجیتال (Verilog)

یک پردازنده ۱۶ بیتی طراحی و در Verilog پیاده سازی کنید که دارای ۴ دستور Add, Jump, Load, Store می باشد. دستورات این پردازنده ۱۶ بیتی است که ۲ بیت آن opcode و ۲ بیت آن شماره Register و ۱۲ بیت باقیمانده آدرس می باشد. این پردازنده دارای ۴ Register ۱۶ بیتی است که توسط ۲ بیت آدرس دهی می شوند. دستورات پردازنده بصورت زیر می باشند:

```
Load rn addr : R[rn] <- Mem[addr]
Store rn addr : Mem[addr] <- R[rn]
Jump rn addr : PC <- addr + R[rn]
Add rn addr : R[rn] <- R[rn] + Mem[addr]
```

فرض کنید فضای آدرس دهی پردازنده ۱۲ بیتی می باشد. (در نتیجه PC ۱۲ بیتی است.)

نکته: در این تمرین بیشترین نمره به نحوه test کردن پردازنده و نوشتن testbench مناسب برای آن اختصاص دارد.